

TEMA 6: EL TRANSISTOR UNIPOLAR MOSFET

6 EL TRANSISTOR UNIPOLAR MOSFET.

Los transistores unipolares o transistores de efecto de campo (**FET**, del inglés *Field Effect Transistor*), son dispositivos activos semiconductores, en los cuales el control de corriente depende de un campo eléctrico o diferencia de potencial. El más importante es el **MOSFET** (del inglés *Metal-Oxide-Semiconductor Field Effect Transistor*) de acumulación, que es el dispositivo primordial que ha propiciado los rápidos avances que se han producido en la electrónica de las últimas décadas. Otros dos tipos de FET son el MOSFET de deplexión, y el JFET (del inglés *Junction Field Effect Transistor*), o transistor de efecto de campo de unión.

Los transistores unipolares se diferencian del transistor de unión bipolar¹ en los siguientes aspectos:

- 1.- Su funcionamiento depende únicamente de la circulación de portadores mayoritarios. Es, por tanto, un dispositivo unipolar (un solo tipo de portadores).
- 2.- Su fabricación es más sencilla, requieren menor espacio de integración y permiten mayor densidad de componentes.
- 3.- Se pueden conectar como resistencia de carga, lo que permite circuitos formados únicamente con transistores MOS.
- 4.- Su resistencia de entrada es muy elevada, consumen menos y presentan mayor FAN-OUT².
- 5.- Puede utilizarse como conmutador bilateral simétrico.
- 6.- Permite su utilización como elemento de memoria, mediante cargas almacenadas en capacidades internas.
- 7.- Menor ruido que el transistor bipolar.

Sus principales inconvenientes respecto al transistor bipolar son su menor producto ganancia por ancho de banda y su menor velocidad en la conmutación de cargas capacitivas.

En el transistor MOSFET el control de la conductividad del canal y, por tanto, de la corriente a través del mismo y de los terminales extraídos en sus extremos de *fuentes* y *drenador*, se efectúa empleando un electrodo de *puerta* metálico o de polisilicio (silicio muy dopado), separado del canal semiconductor por una capa de óxido aislante. Es el

¹ Ver tema 7 para más información.

² FAN-OUT es un término que define el máximo número de entradas digitales que se pueden conectar a la salida del transistor unipolar.

dispositivo de efecto de campo de más importancia. De hecho, la mayor parte de componentes integrados industriales son MOS.

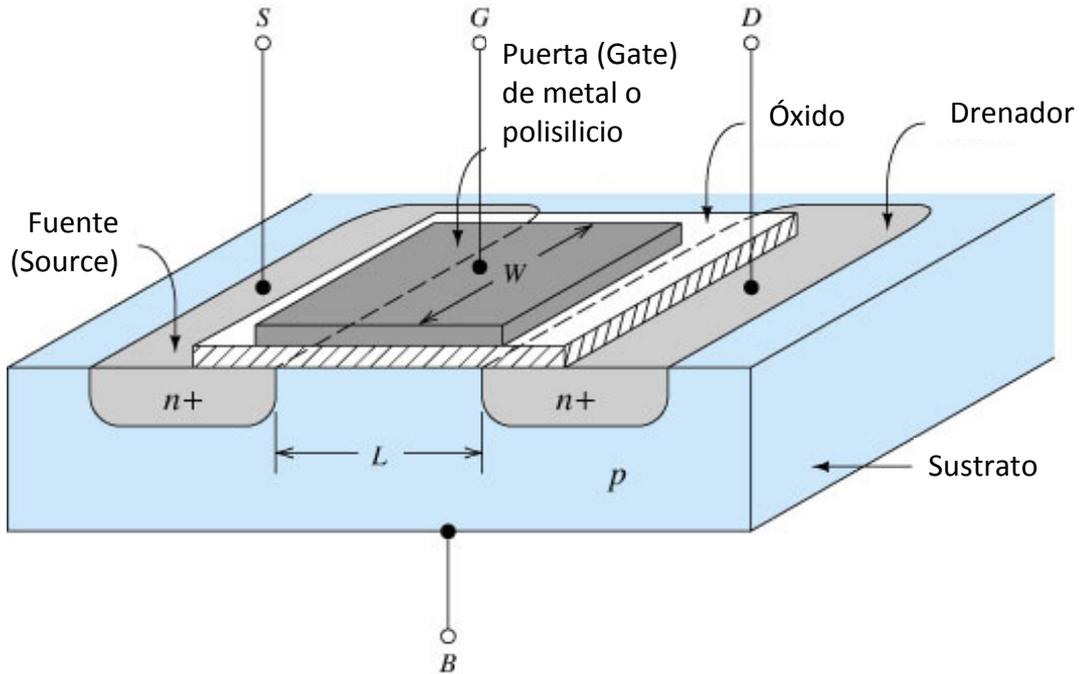


Fig. 1. MOSFET de acumulación de canal N. La longitud de canal es L y la anchura de canal es W .

6.1. EL MOSFET DE ACUMULACIÓN CANAL N Y CANAL P.

El MOSFET de acumulación o de enriquecimiento no dispone de canal por fabricación. Para que pueda establecerse corriente por él es necesario inducir un canal mediante la polarización puerta-fuente, aumentando su conductividad al incrementar dicha tensión. Es decir, no presentan ninguna corriente en ausencia de polarización puerta-fuente. Pueden ser de canal n ó de canal p .

6.1.1. Estructura física y símbolos.

La estructura física y símbolos del MOSFET de acumulación canal n (también conocido por transistor NMOS) pueden verse en la figura 2. Los terminales del dispositivo son el drenador (D, *Drain*), la puerta (G, *Gate*), la fuente (S, *Source*) y el sustrato (B, *Body*). En nuestro estudio vamos a suponer el sustrato unido a la fuente, por lo que tendremos un dispositivo de tres terminales. En los circuitos integrados el sustrato va unido generalmente al potencial más bajo del circuito.

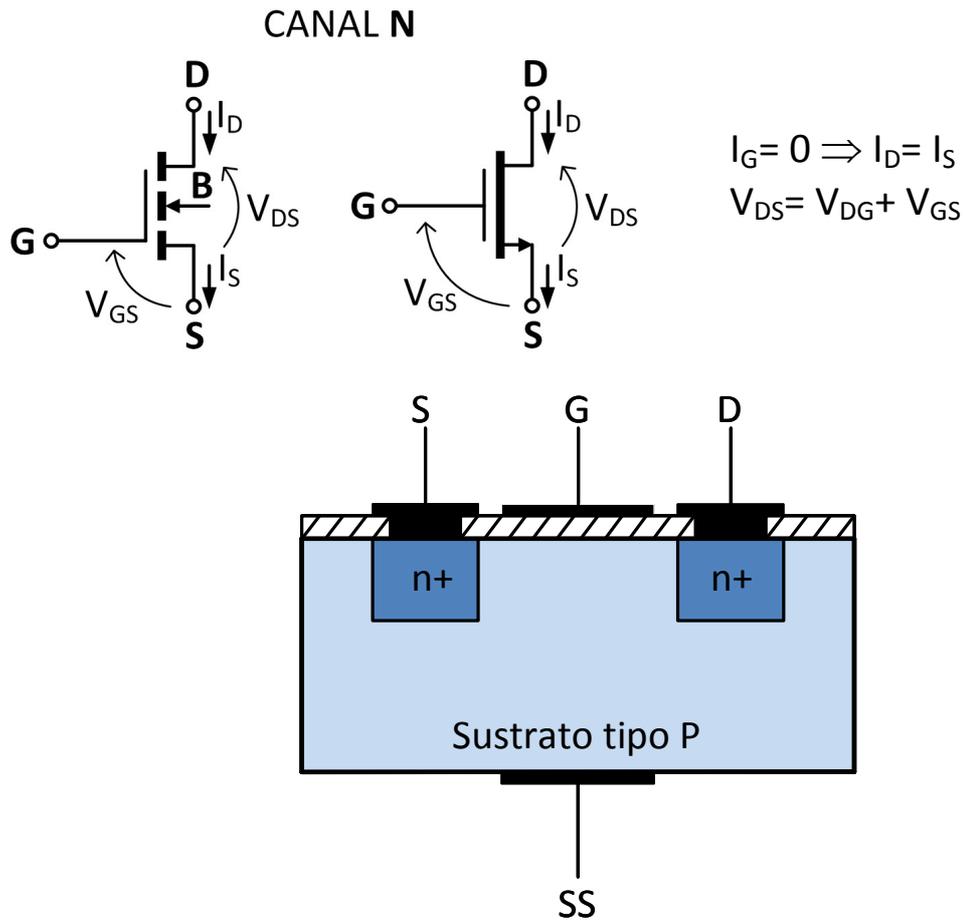


Fig. 2. MOSFET de acumulación de canal n. Símbolo, corrientes y tensiones. Estructura.

El MOSFET de canal n se constituye mediante un sustrato poco dopado tipo p , sobre el que se difunden dos zonas n^+ fuertemente dopadas que forman la fuente S y el drenador D. La puerta G se encuentra sobre una capa aislante muy fina de dióxido de silicio (SiO_2), que le proporciona una resistencia de aislamiento de entrada de 10^{10} a $10^{15} \Omega$. Por tanto, en estos dispositivos se tiene $I_G \cong 0$, y se dice que son *controlados por tensión o campo eléctrico*.

En el símbolo de cuatro terminales de la figura 2, la línea a trazo discontinuo indica que el canal no está formado inicialmente en el dispositivo, y el sentido de la flecha en el terminal de sustrato indica el sentido de la corriente de polarización directa de la unión de sustrato fuente-drenador, aunque dicha unión nunca se polariza en directa.

La estructura física y símbolos del MOSFET de acumulación canal p (también conocido por transistor PMOS) pueden verse en la figura 3.

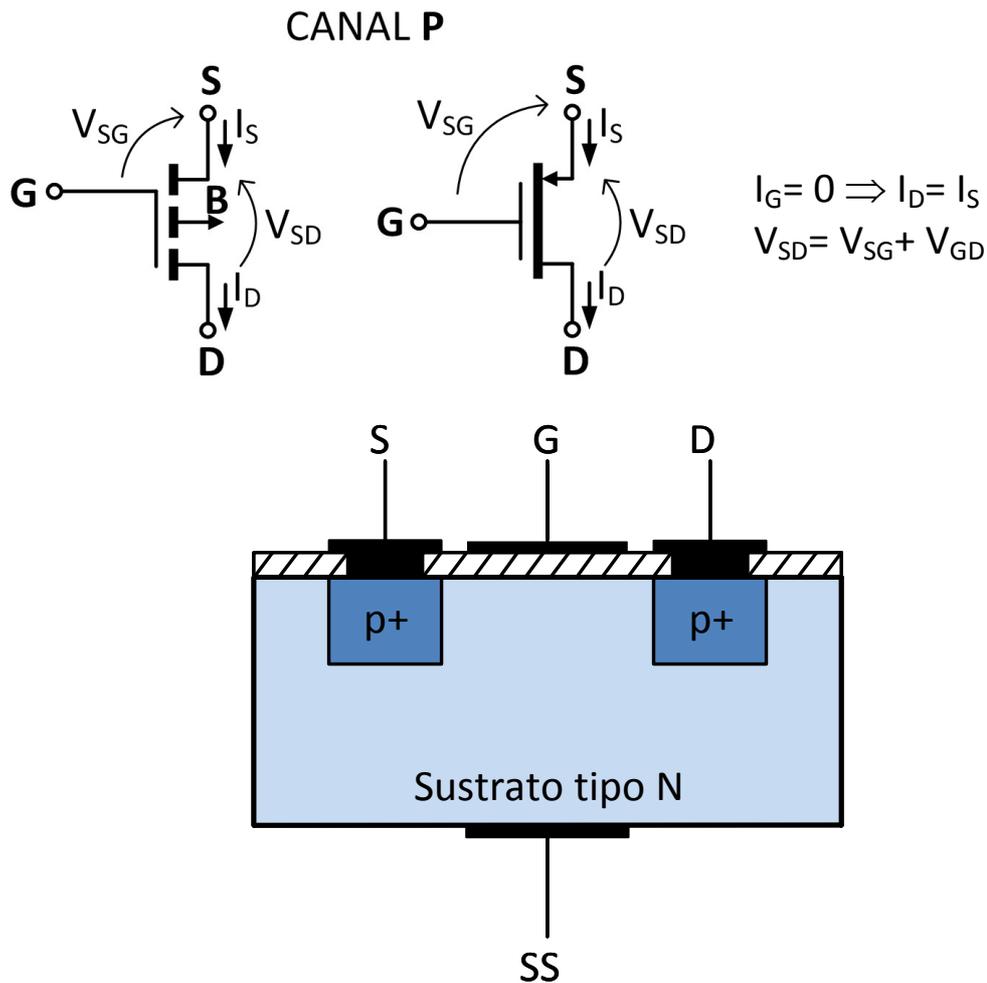


Fig. 3. MOSFET de acumulación de canal p. Símbolo, corrientes y tensiones. Estructura.

Se observa que el MOSFET de canal *p* es totalmente dual al de canal *n*. La diferencia más importante está en los portadores de corriente. Mientras que en el NMOS son los electrones, en el PMOS son los huecos, que tienen menor movilidad. Por ello se prefiere usar los dispositivos NMOS, ya que para conseguir las mismas características eléctricas los dispositivos PMOS necesitan ocupar más espacio. En cualquier caso, en la tecnología CMOS se utilizan ambos tipos de MOSFET.

6.1.2. Funcionamiento del NMOS.

En el supuesto de que $V_{DS} = 0$ (Fig. 4), al aplicar una tensión positiva a la puerta respecto a la fuente, es decir, $V_{GS} > 0$, se creará un campo eléctrico perpendicular al óxido. Este campo repele los huecos y atrae a los electrones del sustrato y de las zonas n^+ que se van acumulando en las proximidades de la puerta, formando una capa de inversión tipo *n*.

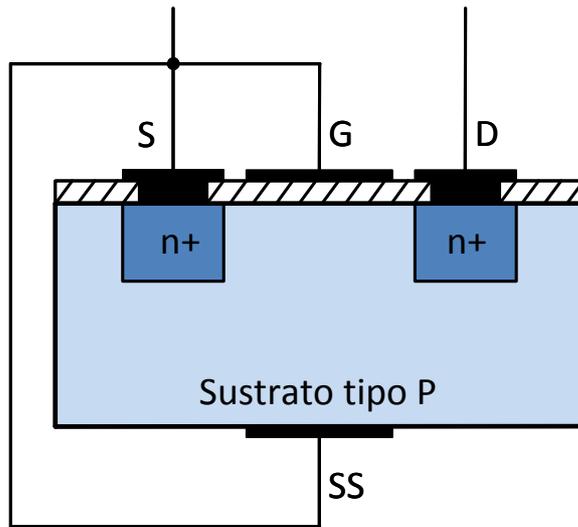


Fig. 3. Funcionamiento del NMOS. Creación del canal con V_{GS} . Con $V_{GS}=0$ no hay canal.

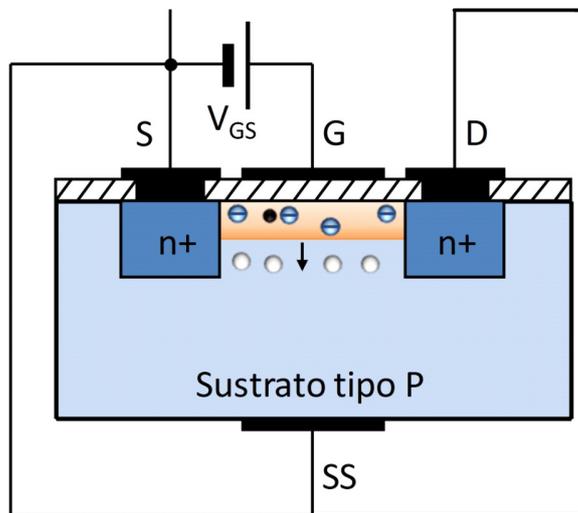


Fig. 4. Creación del canal con V_{GS} . Con $0 < V_{GS} \leq V_T$ comienza a formarse el canal, pero hay muy pocos portadores.

Cuando $V_{GS} = V_T$ (denominada **tensión umbral**), típicamente entre 1 V y 6 V, se crea un canal mínimo entre las dos zonas n . Si $V_{GS} > V_T$, el canal tipo n se hace más ancho, de forma que, cuando se aplica tensión entre drenador y fuente, V_{DS} , conducirá con una resistencia que será menor cuanto mayor sea V_{GS} .

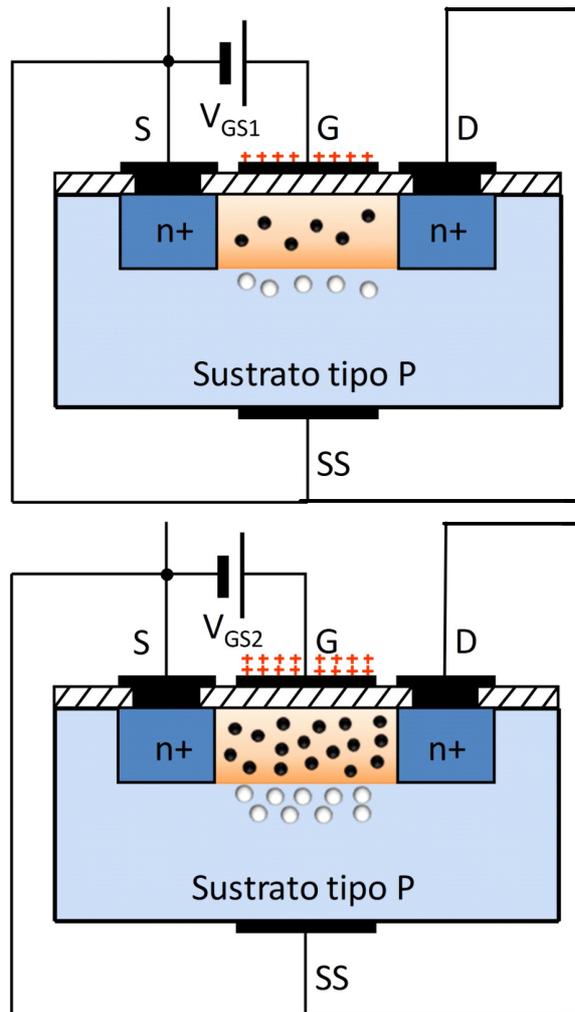


Fig. 5. Creación del canal con V_{GS} . Con $V_{GS} > V_T$ ya hay canal. $V_{GS2} > V_{GS1}$ y el canal tiene por tanto más portadores con V_{GS2} .

Si $V_{GS} < V_T$, no hay canal inducido, y aunque se aplique tensión entre D y S, no circulará corriente puesto que la unión drenador-sustrato se encuentra polarizada en inversa [Fig. 6].

Cuando ya existe canal inducido y V_{DS} va aumentando, el canal se contrae por el lado del drenador [Fig. 7], ya que la diferencia de potencial puerta-canal es ahí más baja y la zona de transición más ancha. La corriente aumenta más lentamente si V_{DS} sigue aumentando. De hecho, el canal llegará a estrangularse en un punto [Fig. 7], alcanzándose la condición de saturación mínima cuando la diferencia de potencial entre la puerta y el canal en el extremo de drenador se reduce hasta igualarse a V_T . Se cumple entonces que $V_{GDsat.mín.} = V_T = V_{GS} - V_{DSsat.mín.}$ con lo que $V_{DSsat.mín.} = V_{GS} - V_T$, valor que marca el límite entre las zonas óhmica y de saturación.

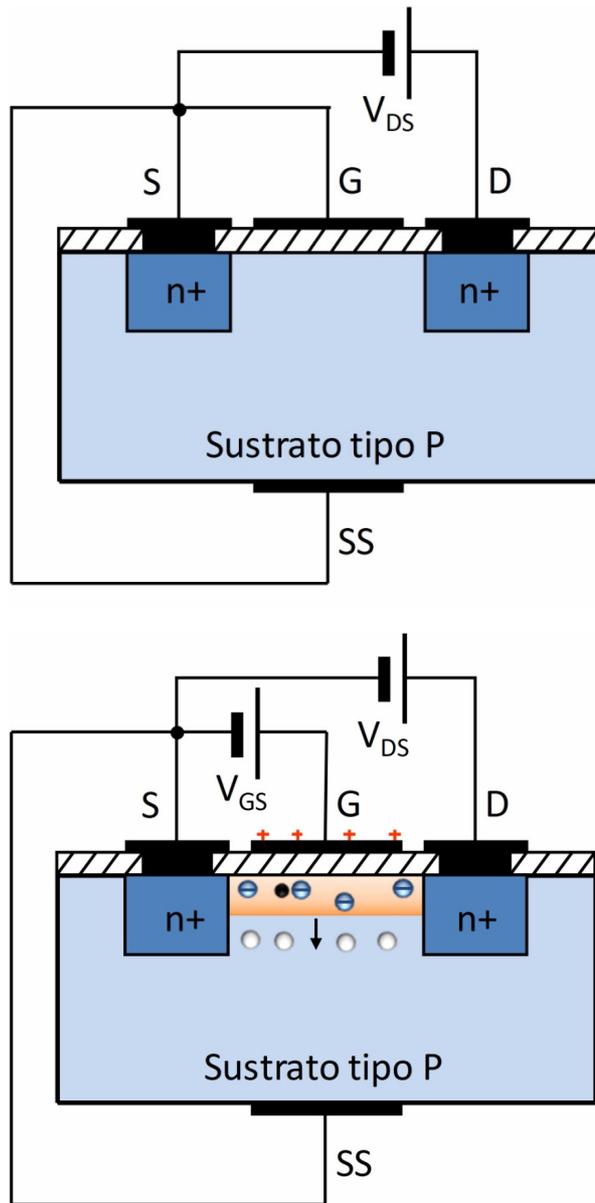


Fig. 6. Funcionamiento del NMOS con $V_{DS} \neq 0$. Con $V_{GS} = 0$ o $0 < V_{GS} \leq V_T$, $I_D = 0$ aunque varíe V_{DS} .

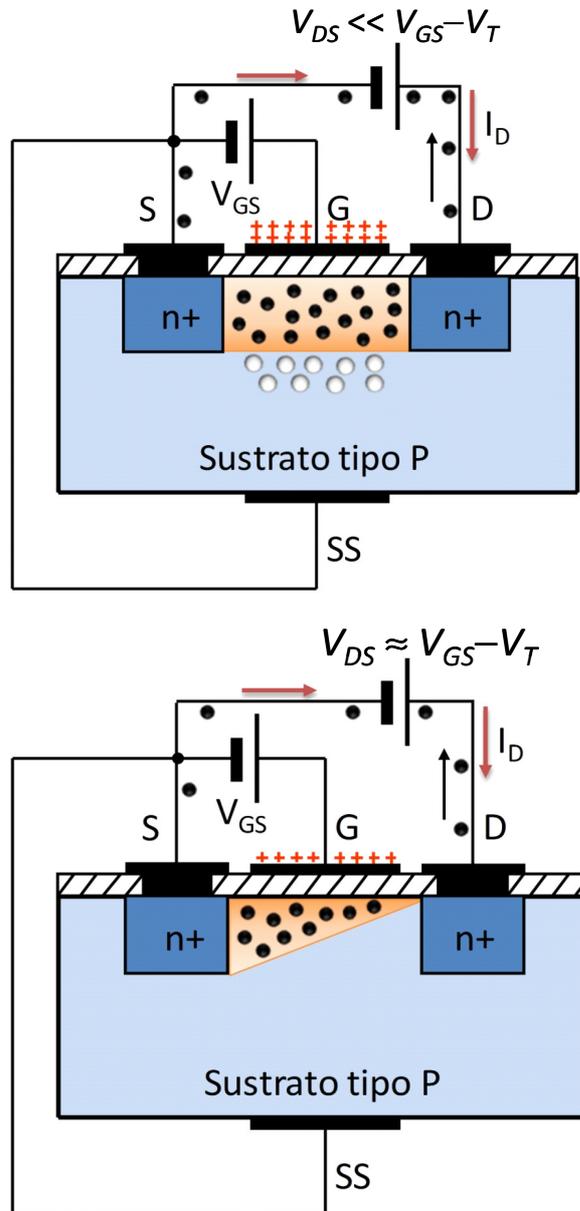


Fig. 7. Cuando $V_{GS} \geq V_T$, $I_D > 0$ al variar V_{DS} .

Es decir, siempre que exista canal estaremos en *región óhmica* y el dispositivo presenta baja resistencia.

$$V_{DS} \leq V_{GS} - V_T \Rightarrow \text{Región óhmica.}$$

Estaremos en la *región de saturación* cuando el canal se interrumpe o estrangula, lo que sucede cuando:

$$V_{DS} \geq V_{GS} - V_T \Rightarrow \text{Región de saturación.}$$

En esta región los electrones son arrastrados por $V_{GS} - V_T$ hacia la unión de drenador y pasan al drenador barridos por el campo eléctrico de la unión. Como $V_{GS} -$

V_T es constante, la cantidad de electrones que pasan es constante y también la corriente I_D . En la Fig. 8 se muestra la evolución de la corriente I_D con V_{DS} para un valor de $V_{GS} > V_T$.

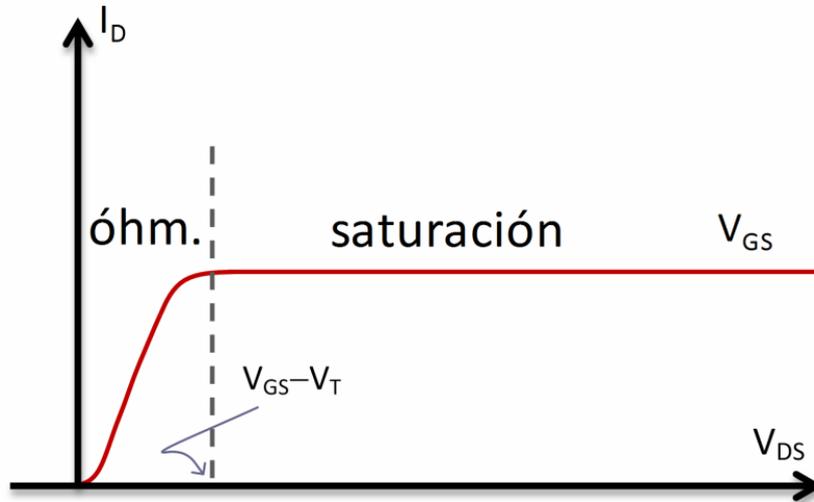


Fig. 8. Regiones de funcionamiento de un MOSFET canal n cuando $V_{GS} \geq V_T$.

6.2. CARACTERÍSTICAS V-I EN FUENTE COMÚN.

6.2.1. Curvas características de salida y de transferencia de NMOS en fuente común.

En la figura 9 se muestra un transistor NMOS con $V_T = 2\text{ V}$ con conexión en *fuentes común* (SC), es decir, el terminal de fuente es común a la entrada y a la salida. La señal de entrada es V_{GS} y las de salida son I_D y V_{DS} .

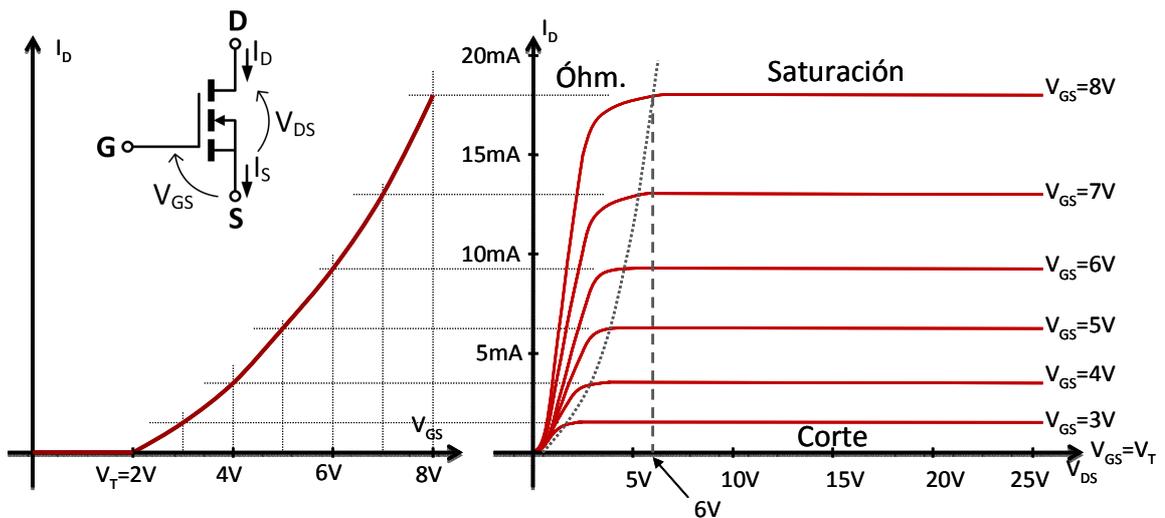


Fig. 9. Curva de salida y característica de transferencia de un MOSFET de canal n.

Las curvas características de salida (Fig. 9) se obtienen al representar cómo varía I_D al aumentar V_{DS} , para diferentes valores de V_{GS} , es decir, $I_D = f(V_{DS})_{V_{GS}=cte.}$.

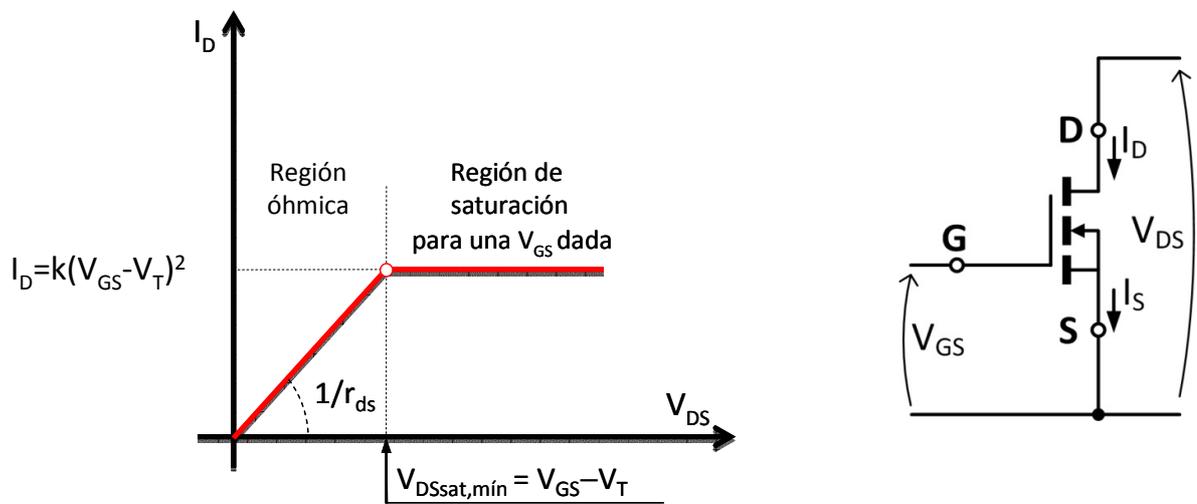
- Si $V_{GS} \leq V_T$, el transistor Q estará en la región de corte y la corriente $I_D = 0$.
- Si $V_{GS} \geq V_T$, el transistor Q estará en conducción y se pueden presentar dos casos:
 - a) Si $V_{DS} \geq V_{GS} - V_T$, el transistor Q estará en la región de saturación y la corriente será constante para un valor determinado de V_{GS} . La curva de transferencia de la Fig. 9 que representa $I_D = f(V_{GS})_{V_{DSsat.}=cte.}$, se obtiene a partir de las curvas de salida para una tensión V_{DS} constante que sitúe al transistor en saturación. Se observa que aproximadamente corresponde a la rama de una parábola con vértice en V_T , y, por tanto, la corriente puede determinarse de forma aproximada por:

$$I_D = k(V_{GS} - V_T)^2 \quad ,$$

siendo k el parámetro de transconductancia del NMOS, que se mide en mA/V^2 .

- b) Si $V_{DS} \leq V_{GS} - V_T$, el transistor Q estará en la región óhmica de forma que al aumentar V_{DS} también lo hacen la corriente y la resistencia del canal. El comportamiento del transistor puede asociarse a la resistencia que presenta el canal entre drenador y fuente.

El valor de la resistencia del canal r_{ds} en la zona óhmica puede aproximarse mediante cálculo por una característica de salida linealizada (Fig. 10). En los cálculos consideremos la característica de salida correspondiente al valor genérico V_{GS} .



$$r_{DS} = \frac{V_{DSsat,min}}{k(V_{GS} - V_T)^2} = \frac{V_{GS} - V_T}{k(V_{GS} - V_T)^2} = \frac{1}{k(V_{GS} - V_T)}$$

Fig. 10. Característica de transferencia linealizada del MOSFET de canal n en fuente común (SC).

Aumentando excesivamente V_{DS} se produce la ruptura por avalancha de la unión $p-n$ formada entre la región de drenador y el sustrato.

6.2.2. Curvas características de salida y de transferencia de PMOS en fuente común.

En la figura 11 se muestra un transistor PMOS con $V_T = 2$ V con conexión en fuente común (SC), es decir, el terminal de fuente es común a la entrada y a la salida. La señal de entrada es V_{SG} y las de salida son I_D y V_{SD} .

Las expresiones que hemos visto para el MOS canal n son válidas si se invierte el sentido de la corriente I_D y de las tensiones puerta-fuente y drenador-fuente. Las curvas características de salida y de transferencia en saturación se encuentran representadas en la Fig. 11. Como se puede observar, se ha cambiado el sentido de la corriente y de las tensiones, lo que permite trabajar con valores positivos al igual que en el caso del NMOS.

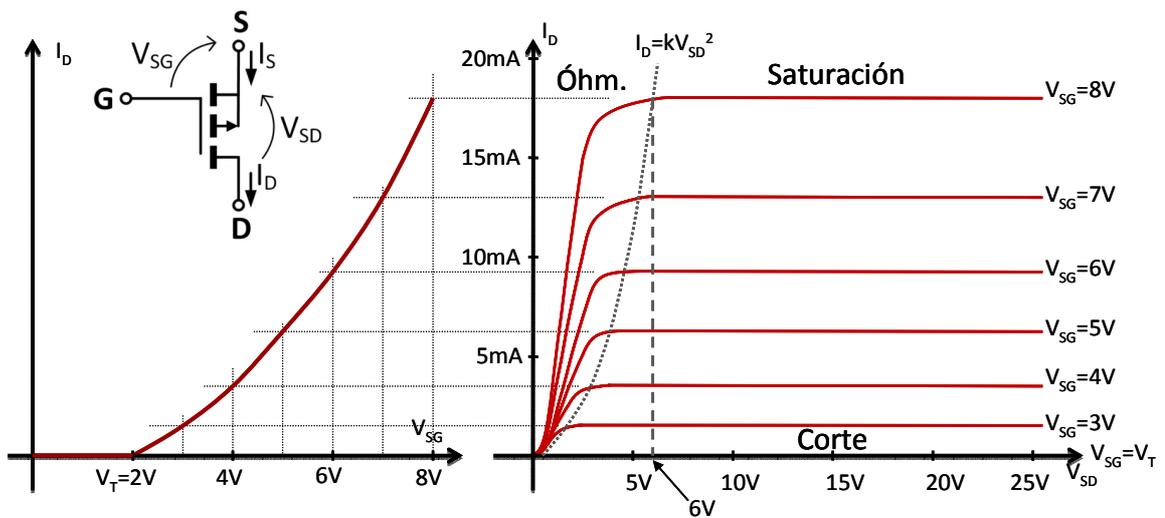


Fig. 11. Curva de salida y característica de transferencia de un MOSFET de canal p.

6.3. REGIONES DE FUNCIONAMIENTO Y MODELOS EQUIVALENTES LINEALES.

Las condiciones para las diferentes zonas de funcionamiento del MOSFET de canal n (NMOS), y los respectivos modelos circuitales equivalentes se exponen en la tabla siguiente:

CONDICIÓN	ZONA DE FUNCIONAMIENTO	MODELO EQUIVALENTE
$V_{GS} \leq V_T > 0;$ $V_{DS} > 0$	CORTE: $I_D = I_S = 0$ Útil en conmutación.	
$V_{GS} \geq V_T > 0;$ $V_{DS} \geq V_{GS} - V_T$	SATURACIÓN: $I_D = k(V_{GS} - V_T)^2$ Útil en aplicaciones analógicas.	
$V_{GS} \geq V_T > 0;$ $0 \leq V_{DS} \leq V_{GS} - V_T$	ÓHMICA: $r_{DS} = 1/k(V_{GS} - V_T)$ Útil en conmutación y como resistencia variable.	

Fig. 12. Modelos equivalentes lineales del MOSFET de canal n en fuente común (SC).

Las condiciones para las diferentes zonas de funcionamiento del MOSFET de canal p (PMOS) y sus respectivos modelos circuitales equivalentes se describen en la tabla siguiente:

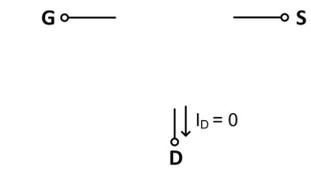
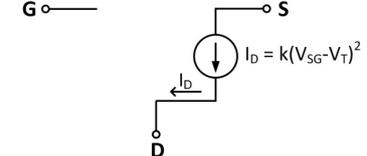
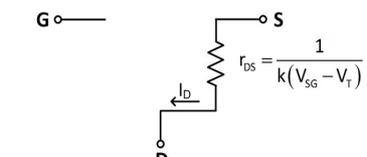
CONDICIÓN	ZONA DE FUNCIONAMIENTO	MODELO EQUIVALENTE
$V_{SG} \leq V_T > 0;$ $V_{SD} > 0$	CORTE: $I_D = I_S = 0$ Útil en conmutación.	
$V_{SG} \geq V_T > 0;$ $V_{SD} \geq V_{SG} - V_T$	SATURACIÓN: $I_D = k(V_{SG} - V_T)^2$ Útil en aplicaciones analógicas.	
$V_{SG} \geq V_T > 0;$ $0 \leq V_{SD} \leq V_{SG} - V_T$	ÓHMICA: $r_{SD} = 1/k(V_{SG} - V_T)$ Útil en conmutación y como resistencia variable.	

Fig. 13. Modelos equivalentes lineales del MOSFET de canal p en fuente común (SC).

Observar que en el PMOS la tensión V_T es también positiva, pues se mide como la tensión V_{SG} umbral.

6.4. EL TRANSISTOR MOSFET EN CONMUTACIÓN.

En esta sección vamos a estudiar el transistor MOSFET en conmutación³ basado en un interruptor con resistencia de drenador.

6.4.1. Interruptor NMOS con resistencia de drenador en estática.

En la figura 14 se observa un interruptor NMOS, que consiste en un transistor MOSFET de canal n con V_T y k dadas, conectado en fuente común (SC) con una resistencia R_D de drenador de elevación (*pull-up*)⁴, alimentado a una tensión $V_{DD} > V_T$. La tensión de entrada V_i se aplica a la puerta (G) del transistor, y la tensión de salida se toma del drenador (D) del transistor.

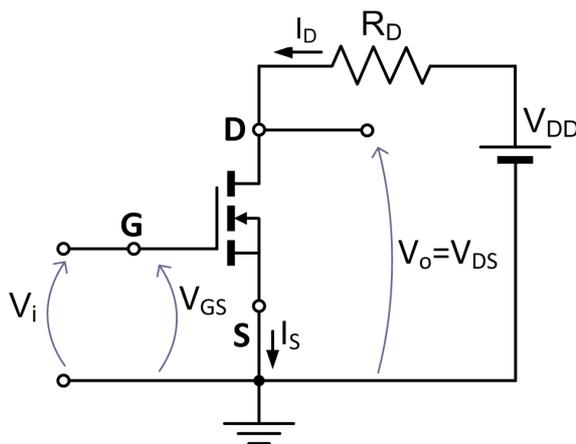
En primer lugar, observar que la tensión puerta-fuente es igual a la tensión de entrada al circuito ($V_{GS} = V_i$), y que la tensión drenador-fuente es igual a la tensión de

³ El estudio del transistor en conmutación es fundamental en circuitos digitales, puesto que la conmutación de corte a saturación, y viceversa, implica unos tiempos de retardo de gran importancia en estos sistemas.

⁴ Una resistencia pull-up se coloca entre línea (entrada o salida digital) y V_{CC} , y el objetivo es dar a esa línea (entrada o salida digital) un valor lógico de nivel alto (V_{CC}) cuando no hay ninguna señal conectada.

salida ($V_{DS} = V_o$). Si suponemos que se aplica a la entrada una señal de dos niveles $V_{iL} \leq V_T$ y $V_{iH} = V_{DD}$, el problema consiste en determinar la tensión V_o de salida en cada caso.

- **Análisis gráfico:** Sobre las curvas características de salida representamos la recta de carga obtenida a partir de la ecuación de la malla de salida: $V_{DS} = V_{DD} - I_D R_D$. Si la tensión de entrada V_i es inferior a la umbral V_T del transistor, éste estará en corte. Entonces el circuito funciona en el punto A y la tensión de salida es alta: $V_o = V_{DD}$.



Cuando la tensión de entrada V_i está por encima del umbral V_T , el punto de trabajo se desplaza hacia arriba a lo largo de la recta de carga. Cuando $V_i = V_{DD}$, el circuito funciona en el punto B, el transistor se sitúa en la región óhmica, y la tensión de salida es baja, generalmente: $V_o \approx 0$. En algunos casos, dependiendo de los parámetros del circuito, puede situarse en la región de saturación.

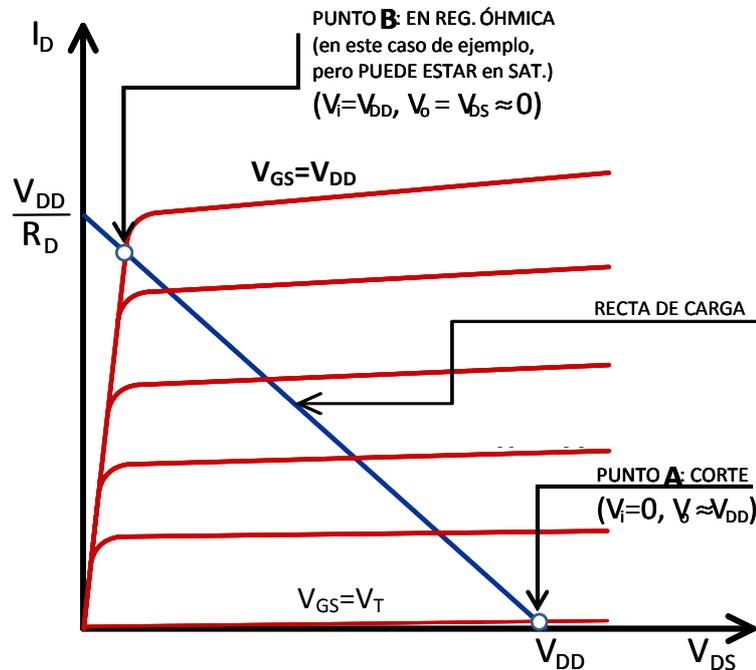


Fig. 14. Análisis gráfico de un circuito con MOSFET canal n en fuente común (SC).

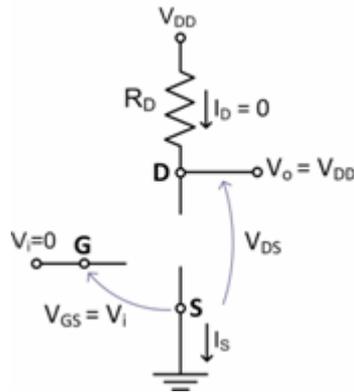


Fig. 15. Método analítico. NMOS en corte.

- **Método Analítico:** Con este método vamos a determinar la región de funcionamiento, y sustuiremos el dispositivo por el modelo circuital lineal correspondiente.

- Si $V_i = V_{iL} \Rightarrow V_{GS} \leq V_T \Rightarrow$ **Q Corte (OFF)**. (Ver Fig. 15)

Como $I_D = 0 \Rightarrow V_o = V_{DD}$.

- Si $V_i = V_{iH} = V_{DD} \Rightarrow V_{GS} > V_T \Rightarrow$ **Q Conducción (ON)**.

Se pueden producir dos casos:

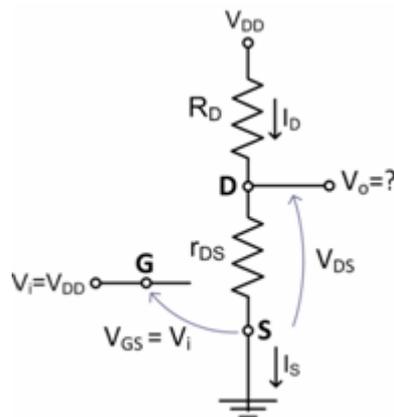


Fig. 16. Método analítico. NMOS en óhmica.

- ✓ Suponiendo el MOS en **zona óhmica** (ver Fig. 16):

$$r_{ds} = \frac{1}{k(V_{GS} - V_T)} = \frac{1}{k(V_{DD} - V_T)} \Rightarrow I_D = \frac{V_{DD}}{R_D + r_{ds}}$$

$$V_o = V_{DS} = I_D r_{ds} = \frac{V_{DD} r_{ds}}{R_D + r_{ds}} = \frac{V_{DD}}{R_D k(V_{DD} - V_T) + 1}$$

Si $V_{DS} \leq V_{GS} - V_T = V_{DD} - V_T \Rightarrow$ **zona óhmica**.

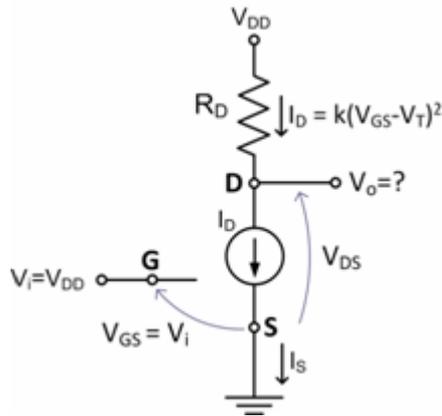


Fig. 17. Método analítico. NMOS en saturación.

- ✓ Suponiendo el MOS en **zona de saturación** (ver Fig. 17):

$$I_D = k(V_{GS} - V_T)^2 = k(V_{DD} - V_T)^2$$

$$V_o = V_{DS} = V_{DD} - I_D R_D = V_{DD} - kR_D (V_{DD} - V_T)^2$$

$$\text{Si } V_{DS} \geq V_{GS} - V_T = V_{DD} - V_T \Rightarrow \text{saturación.}$$

Límite entre las regiones de corte y de conducción:

Cuando V_i alcanza el valor V_T , el transistor se sitúa en el límite entre corte y conducción. Dado que $V_{DS} = V_{DD} > V_{GS} - V_T = 0$, el MOSFET se encuentra entre corte y conducción en zona de saturación.

Límite entre las regiones óhmica y de saturación:

Conforme va aumentando la tensión V_i , la tensión de salida $V_o = V_{DS}$ va disminuyendo, y Q acaba alcanzando la zona óhmica. Habrá entonces un valor de V_i para el cual el transistor se encuentra simultáneamente en las dos zonas. En esta situación se cumple:

$$\left\{ \begin{array}{l} I_D = k(V_{GS} - V_T)^2 \\ V_{DS} = V_{GS} - V_T \end{array} \right\} \Rightarrow I_D = kV_{DS}^2.$$

Se puede ver que el límite entre la región óhmica y la de saturación es una parábola dada por $I_D = kV_{DS}^2$, que aparece representada sobre las características de salida en la Fig. 18.

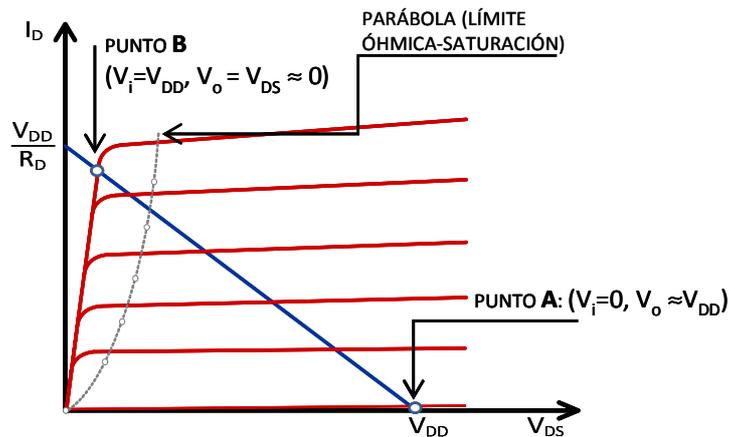


Fig. 18. Método analítico. Frontera entre zona óhmica y saturación en un circuito con MOSFET canal n en fuente común (SC).

6.4.2. Interruptor NMOS con resistencia de drenador en dinámica.

Para el estudio del interruptor NMOS en dinámica vamos a considerar C_L , que representa la capacidad equivalente debida a las capacidades internas y de la carga conectada a la salida, por ejemplo, las capacidades debidas a las puertas de otros transistores conectadas a dicha salida.

Supongamos que se aplica a la entrada un impulso de tensión que conmuta instantáneamente entre dos niveles: $V_{iL} = 0$ y $V_{iH} = V_{DD}$, y que C_L se encuentra inicialmente cargado a V_{DD} . Entonces, $V_o(t=0) = V_{DD}$.

En $t=0$ se produce la transición de la entrada desde $V_{iL} = 0$ hasta $V_{iH} = V_{DD}$. Inicialmente el transistor no conduce, y el interruptor trabaja por tanto en el punto A (ver Fig. 19). Cuando la entrada conmuta al nivel alto V_{iH} , el transistor comienza a conducir. Debido a la capacidad de carga C_L , la tensión de salida $V_o = V_{DS}$ no puede cambiar instantáneamente. Por eso, el punto de trabajo se mueve verticalmente al punto A' en $t=0$. A continuación, y a causa de la corriente absorbida por el transistor, la tensión de salida cae, y el punto de trabajo se mueve a lo largo de la curva característica $V_{GS} = V_{DD}$, primero en saturación entre A' y B', y después en óhmica, terminando en estado estacionario en el punto B. Sobre la señal correspondiente a la tensión de salida V_o se define:

- *Tiempo de bajada o de caída:* $t_f = t_2 - t_1$. Es el tiempo que tarda la señal en pasar del 90% al 10% de su transición completa. También se conoce como tiempo de tránsito t_{THL} . Se puede aproximar este tiempo por la expresión $t_f = 2,2\tau_d$, siendo τ_d la constante de tiempo del circuito que descarga C_L , y que se obtiene como:

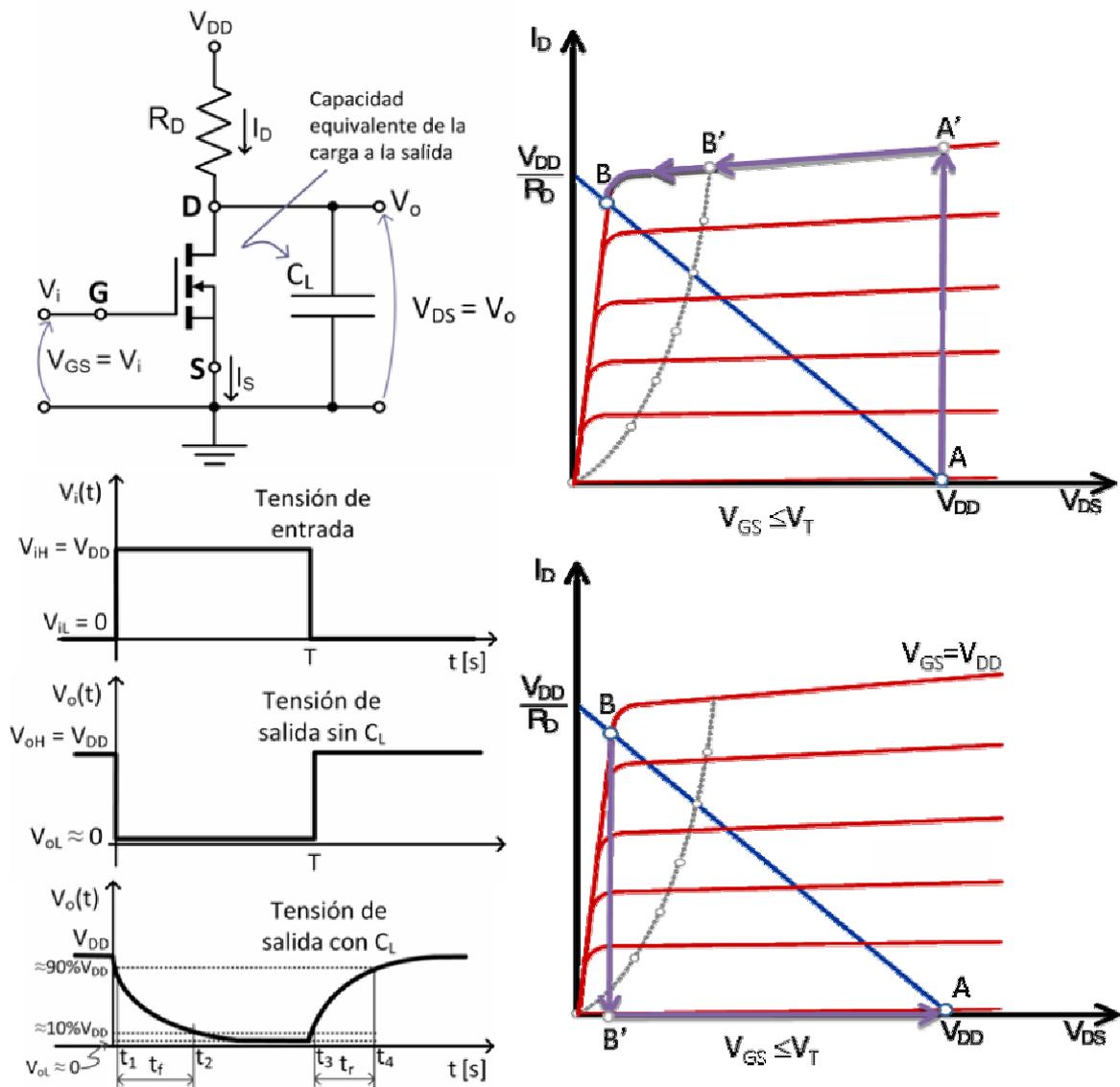


Fig. 19. Interruptor NMOS con resistencia de drenador en dinámica.

$$\tau_d = (R_D // r_{ds})C_L = \frac{R_D r_{ds}}{R_D + r_{ds}} C_L$$

$$r_{ds} = \frac{1}{k(V_{GS} - V_T)} = \frac{1}{k(V_{DD} - V_T)}$$

En $t = T$ se produce la transición de la entrada desde $V_{iH} = V_{DD}$ hasta $V_{iL} = 0$. Cuando la entrada conmuta al nivel bajo V_{iL} , el transistor pasa a corte (por tanto, $I_D = 0$). En esta situación se tiene que $V_o(t = T) = 0$, ya que debido a la capacidad de carga C_L , la tensión de salida no puede cambiar instantáneamente. Por eso, el punto de trabajo se mueve verticalmente al punto B' en $t = T$. A continuación se inicia la carga del condensador a V_{DD} a través de la resistencia R_D hasta que se alcanza el punto estacionario A. Sobre la señal de tensión de salida V_o se define:

- *Tiempo de subida o de elevación:* $t_r = t_4 - t_3$. Es el tiempo que tarda la señal en pasar del 10% al 90% de su transición completa. También se conoce como tiempo de tránsito t_{TLH} . Se puede aproximar este tiempo por la expresión $t_r = 2,2\tau_c$, siendo τ_c la constante de tiempo del circuito que carga C_L , y que se calcula como: $\tau_c = R_D C_L$.

6.4.3. Interruptor PMOS con resistencia de drenador en estática.

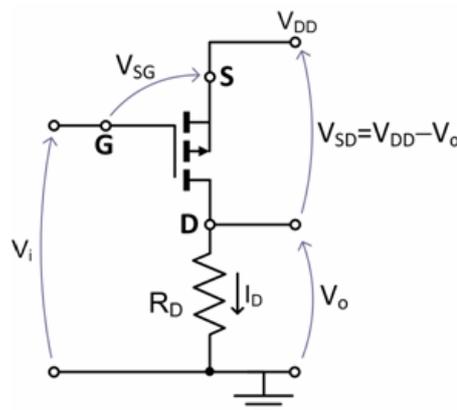
En la figura 20 se observa un interruptor PMOS, formado por un transistor MOSFET de canal p , con V_T y k dadas, conectado en fuente común (SC), con una resistencia R_D de drenador de caída (*pull-down*)⁵, alimentado con una tensión $V_{DD} > V_T$. La tensión de entrada V_i se aplica a la puerta (G) del transistor, y la tensión de salida se toma del drenador (D) del transistor.

En primer lugar observar que la tensión fuente-puerta es igual a la tensión de alimentación menos la tensión de entrada al circuito ($V_{SG} = V_{DD} - V_i$). Si suponemos que se aplica a la entrada una señal de dos niveles $V_{iL} = 0$ y $V_{iH} \geq V_{DD} - V_T$, el problema consiste en determinar la tensión V_o de salida en cada caso.

- **Análisis gráfico:** Sobre las curvas características de salida se representa la recta de carga obtenida a partir de la ecuación de la malla de salida y dada por: $V_{SD} = V_{DD} - I_D R_D$.

Si la tensión de entrada V_i está por encima de $V_{DD} - V_T$, entonces $V_{SG} \leq V_T$ y el transistor está al corte. En este caso, el circuito funciona en el punto A y la tensión de salida es cero: $V_o = 0$ (ver Fig. 20).

Cuando la tensión de entrada V_i está por debajo de $V_{DD} - V_T$, el punto de trabajo se desplaza hacia arriba a lo largo de la recta de carga. Cuando $V_i = 0$, el circuito funciona en el punto B, el transistor se sitúa en la región óhmica, y la tensión de salida es alta, generalmente: $V_o \cong V_{DD}$ (ver Fig. 20). En algunos casos, dependiendo de los parámetros del circuito, podría situarse en la región de saturación.



⁵ Una resistencia pull-down se coloca entre línea (entrada o salida digital) y masa, y el objetivo es dar a esa línea (entrada o salida digital) un valor lógico de nivel bajo de masa (0V) cuando no hay ninguna señal conectada.

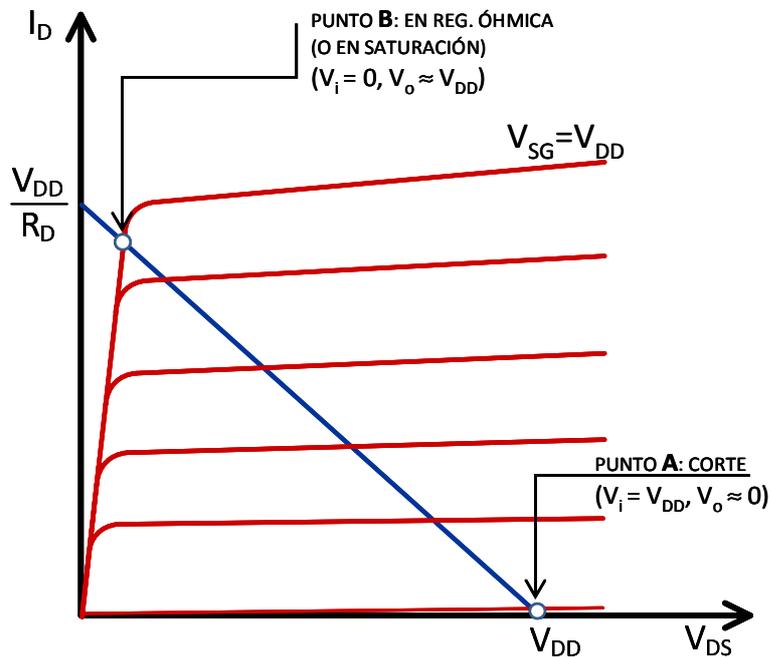


Fig. 20. Análisis gráfico de un circuito con MOSFET canal p en fuente común (SC).

- **Método Analítico:** Vamos a determinar la región de funcionamiento, y sustituiremos el dispositivo por el modelo lineal correspondiente.

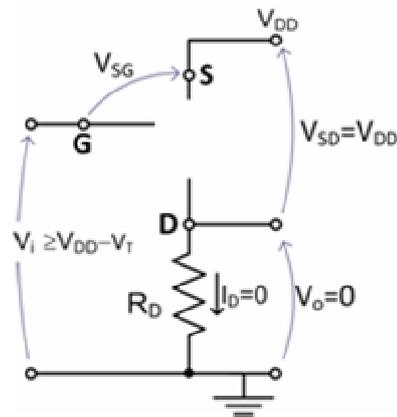


Fig. 21. Método analítico. PMOS en corte.

- Si $V_i = V_{iH} \Rightarrow V_{SG} \leq V_T \Rightarrow$ Q **Corte (OFF)** (Fig. 21).
Como $I_D = 0 \Rightarrow V_o = 0$.
- Si $V_i = V_{iL} = 0 \Rightarrow V_{SG} > V_T \Rightarrow$ Q **Conducción (ON)**.
Se pueden producir dos casos:

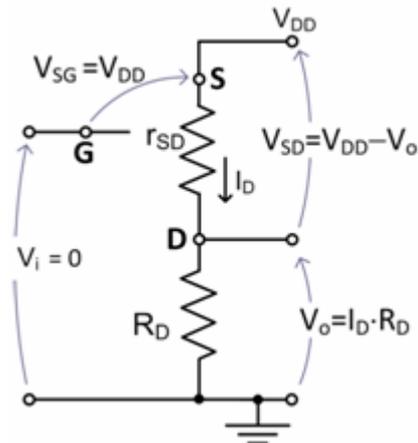


Fig. 22. Método analítico. PMOS en óhmica.

- ✓ Suponiendo el MOS en **zona óhmica** (ver Fig. 22):

$$r_{ds} = \frac{1}{k(V_{SG} - V_T)} = \frac{1}{k(V_{DD} - V_T)} \Rightarrow I_D = \frac{V_{DD}}{R_D + r_{ds}}$$

$$V_o = V_{DD} - I_D r_{ds} = V_{DD} - \frac{V_{DD} r_{ds}}{R_D + r_{ds}} = V_{DD} - \frac{V_{DD}}{R_D k(V_{DD} - V_T) + 1}$$

$$\text{Si } V_{SD} = V_{DD} - V_o \leq V_{SG} - V_T = V_{DD} - V_T \Rightarrow \text{zona óhmica.}$$

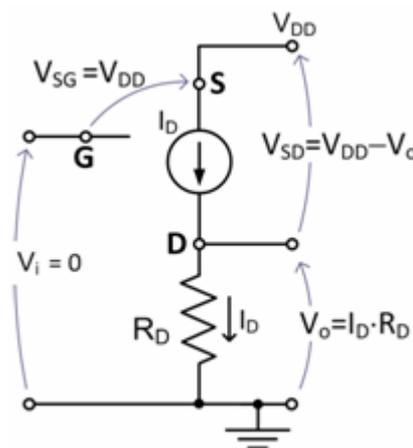


Fig. 23. Método analítico. PMOS en saturación.

- ✓ Suponiendo el MOS en **zona de saturación** (ver Fig. 23):

$$I_D = k(V_{SG} - V_T)^2 = k(V_{DD} - V_T)^2$$

$$V_o = I_D R_D = k R_D (V_{DD} - V_T)^2$$

$$\text{Si } V_{SD} = V_{DD} - V_o \geq V_{SG} - V_T = V_{DD} - V_T \Rightarrow \text{saturación.}$$